

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-347500

(43)Date of publication of application : 18.12.2001

(51)Int.Cl. B81C 1/00
C23C 18/32
C23F 1/00
H01H 59/00

(21)Application number : 2000-168790

(71)Applicant : DENSO CORP

(22)Date of filing : 06.06.2000

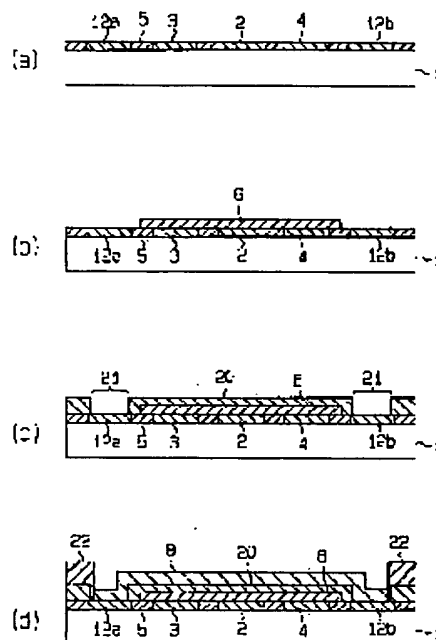
(72)Inventor : INUZUKA HAJIME
MATSUGAYA KAZUOKI
HAZUMI HIROSHI

(54) MANUFACTURING METHOD OF MICROMACHINE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a manufacturing method of micromachine in which the freedom of selection of a substrate is increased by a novel method to allow the use of an inexpensive substrate and also allow the manufacture of a structure having a large difference in level.

SOLUTION: Au/Ti films (2, 3, 4, 12a, and 12b) forming an insulating layer 5 and a line conductor or control electrode are formed on a high resistance silicon-substrate 1, and an insulating layer 6 is formed thereon. A copper film 20 as conductive sacrifice layer is formed on the substrate 1. A photoresist 22 is formed thereon, an amorphous Ni-P film 8 is accumulated on the substrate 1 including the Cu-sacrifice layer 20 by electroless plating method (electroless Ni-P plating). The Cu sacrifice layer 20 is removed by etching to make the amorphous Ni-P film 8 into a beam structure.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-347500

(P2001-347500A)

(43) 公開日 平成13年12月18日 (2001. 12. 18)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
B 8 1 C 1/00		B 8 1 C 1/00	4 K 0 2 2
C 2 3 C 18/32		C 2 3 C 18/32	4 K 0 5 7
C 2 3 F 1/00		C 2 3 F 1/00	Z
H 0 1 H 59/00		H 0 1 H 59/00	

審査請求 未請求 請求項の数 4 O L (全 5 頁)

(21) 出願番号 特願2000-168790 (P2000-168790)

(22) 出願日 平成12年6月6日 (2000. 6. 6)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 犬塚 肇

愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

(72) 発明者 松ヶ谷 和伸

愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

(74) 代理人 100068755

弁理士 恩田 博宣 (外1名)

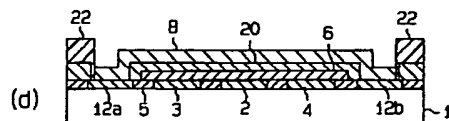
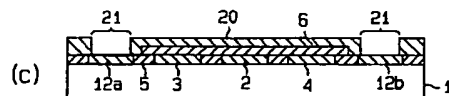
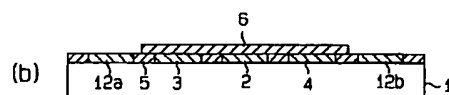
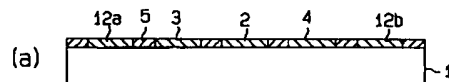
最終頁に続く

(54) 【発明の名称】 マイクロマシンの作製方法

(57) 【要約】

【課題】 新規な手法により、基板の選択の自由度を増し、安価な基板の使用を可能にするとともに、段差の大きな構造体の作製を可能にするマイクロマシンの作製方法を提供する。

【解決手段】 高抵抗シリコン基板1の上に、絶縁層5と線路用導体や制御電極となるAu/Ti膜(2, 3, 4, 12a, 12b)を形成した後、その上に絶縁層6を形成する。基板1の上に、導電性を有する犠牲層としての銅膜20を形成する。フォトリソist 22を形成した後、Cu犠牲層20上を含む基板1上に、無電解メッキ法(無電解Ni-Pメッキ)によりアモルファスNi-P膜8を堆積する。Cu犠牲層20をエッチングにより除去してアモルファスNi-P膜8を梁構造にする。



【特許請求の範囲】

【請求項1】 基板の上に犠牲層を形成する工程と、前記犠牲層上を含む前記基板上に無電解メッキ法によりアモルファス金属膜を堆積する工程と、前記犠牲層をエッチングにより除去して前記アモルファス金属膜を梁構造にする工程と、を備えたことを特徴とするマイクロマシンの作製方法。

【請求項2】 前記無電解メッキは、無電解Ni-Pメッキであることを特徴とする請求項1に記載のマイクロマシンの作製方法。

【請求項3】 前記犠牲層は、導電性を有するものであることを特徴とする請求項1または2に記載のマイクロマシンの作製方法。

【請求項4】 前記導電性を有する犠牲層は、銅膜であることを特徴とする請求項3に記載のマイクロマシンの作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、表面マイクロマシニング技術を用いたマイクロマシンの作製方法に関するものである。

【0002】

【従来の技術】近年、微細な構造体を形成して静電スイッチやセンサなどを作製するために、マイクロマシニング技術の開発が精力的に行われている。代表的な構造である多結晶シリコンを構造体に用いたマイクロマシンは、シリコン集積回路の作製工程を基にした工程で作製される。そのため、プロセス温度が高くシリコン(Si)などの耐熱性の有る基板しか使えない、段差が大きい構造体を作れないなどの欠点がある。この欠点を補うため、例えば、次のように構造体が提案されている。(1)樹脂製支柱とアルミ薄膜を組み合わせた構造体(John N. Randall, Chuck Goldsmith et.al, J. Vac. Sci. Technol. B/4(6), p. 3692 ~ 3696 (1996))。(2)Niメッキを用いた構造体(Paul M. Zavracky, Nicol E. McGruer et.al, Proc. Sens. Expo. Detroit. p. 293 ~ 298 (1997))。しかし、構造体の強度の点で問題がある。

【0003】

【発明が解決しようとする課題】この発明は上記のような背景の下になされたものであり、その目的は、新規な手法により、基板の選択の自由度を増し、安価な基板の使用を可能にするとともに、段差の大きな構造体の作製を可能にするマイクロマシンの作製方法を提供することにある。

【0004】

【課題を解決するための手段】請求項1に記載のマイクロマシンの作製方法によれば、基板の上に犠牲層が形成され、犠牲層上を含む基板上に無電解メッキ法によりアモルファス金属膜が堆積される。そして、犠牲層をエッチングにより除去してアモルファス金属膜が梁構造にさ

れる。

【0005】このように、無電解メッキを利用して、常温で犠牲層上にアモルファス金属膜を堆積することで、段差の大きい場所でも段切れすることなく、機械強度の優れた構造体を形成することができる。その結果、基板の選択の自由度を増し、安価な基板の使用を可能にするとともに、段差の大きな構造体の作製が可能となる。

【0006】ここで、請求項2に記載のように、無電解メッキとして、無電解Ni-Pメッキを用いると、実用上好ましい。この際、請求項3に記載のように、犠牲層として、導電性を有するもの、特に、請求項4に記載のように銅膜を用いると、実用上好ましいものとなる。

【0007】

【発明の実施の形態】以下、この発明を具体化した実施の形態を図面に従って説明する。本実施形態においてはミリ波集積回路の一部をなす静電スイッチ(詳しくは、容量結合型静電スイッチ)に具体化している。図1には、本実施形態における静電スイッチの斜視図を示す。また、図2には静電スイッチの平面図を示す。さらに、図2のA-A線での縦断面を図3に示す。

【0008】基板1には高抵抗シリコン基板が用いられており、その抵抗値は1000Ωcm以上である。高抵抗シリコン基板1の上には導体2, 3, 4が延設され、コプレーナウェーブガイドを構成している。つまり、基板1の上にグランド用導体3, 4が延設されるとともに、グランド用導体3, 4の間に伝送線路2が延びている。導体2~4はAu/Tiよりなる。なお、基板1上の導体2~4の無い領域には絶縁層5が形成され、絶縁層5はシリコン酸化膜(SiO₂)よりなる。その線路の途中において、導体2, 3, 4の上に絶縁層6が形成され、絶縁層6はシリコン窒化膜(Si₃N₄)よりなる。絶縁層6の上には空隙7を介して梁構造のスイッチ用導体8が配置されている。スイッチ用導体8にはアモルファス金属であるアモルファスNi-Pが用いられている。

【0009】梁構造のスイッチ用導体8は、平面形状として、図2に示すように、4つのアンカー部9a, 9b, 9c, 9dを有し、そのアンカー部9a, 9b, 9c, 9dから梁10a, 10b, 10c, 10dが延び、長方形部(対向電極部)11につながっている。長方形部11は線路用導体2, 3, 4の上に位置している。アンカー部9a, 9bは制御電極12aの上に固定されるとともに、アンカー部9c, 9dは制御電極12bの上に固定されている。制御電極12a, 12bはAu/Tiよりなる。図3に示すように、スイッチ用導体8とグランド用導体3, 4の間には容量C1, C2が形成されるとともに、スイッチ用導体8と伝送線路2の間には容量C3が形成されている。

【0010】そして、制御電極12a, 12bに電圧が印加されない状態では、スイッチ用導体8の長方形部

(対向電極部) 11とグランド用導体3、4および伝送線路2とは所定の間隔に保持されている。この状態では線路をミリ波が伝送していく。一方、この状態から制御電極12a、12bに交流電圧が印加されると、スイッチ用導体8の長方形部11が基板1側に引き寄せられ、図4に示すように、スイッチ用導体8の長方形部11とグランド用導体3、4の距離、および、長方形部11と伝送線路2の距離が小さくなり(容量C1、C2、C3が減少して)、伝送線路2とグランド用導体3、4の間が高周波に対して短絡されるため線路が終端される。そのため、伝送線路2を伝送してきたミリ波は当該箇所

で反射する。このように、ミリ波の通過を許容/遮断するスイッチとして機能する。
【0011】次に、この容量結合型静電スイッチを作製する工程について、図5および図3を用いて説明する。まず、図5(a)に示すように、高抵抗シリコン基板1を用意する。そして、高抵抗シリコン基板1上に、絶縁層であるシリコン酸化膜(SiO₂)5と線路用導体や制御電極となるAu/Ti膜(2、3、4、12a、12b)をフォトリソグラフィにより形成する。

【0012】さらに、図5(b)に示すように、高抵抗シリコン基板1上におけるシリコン酸化膜5およびAu/Ti膜(2、3、4、12a、12b)の上に絶縁層となるシリコン窒化膜(Si₃N₄)6を堆積し、パターンニングする。

【0013】その後、図5(c)に示すように、基板1の上に、犠牲層となる銅膜20を形成し、さらに、銅膜20に対し構造体のアンカー部となる箇所21を開口する。引き続き、図5(d)に示すように、フォトレジスト22をパターンニングする。そして、無電解メッキにより基板1上にアモルファスNi-P膜8を堆積する。つまり、基板1上におけるフォトレジスト22から露出した部位(Cu犠牲層20の上およびアンカー部となる箇所21)に対しアモルファスNi-P膜8を堆積する。この無電解Ni-Pメッキを行うときの温度は約90℃である。

【0014】その後、フォトレジスト22を除去した後、Cu犠牲層20をエッチングにて除去する。エッチング液には、塩化アンモン第2銅とアンモニアの混合物を用いる。その結果、図3に示すように、スイッチ用導体(アモルファスNi-P膜)8と線路用導体(Au/Ti)2、3、4との間に空隙7が形成され、スイッチ用導体8の梁10a~10dと長方形部(対向電極部)11が基板1側から分離する。このように犠牲層エッチングにてアモルファスNi-P膜8を梁構造にして、静電スイッチの作製が完了する。

【0015】以上のように、無電解Ni-Pメッキによ

り、常温(0~100℃)で機械強度の優れたアモルファス金属の堆積が可能であることを利用して、シリコン集積回路の作製工程のような高温(例えば、1000℃)の工程を用いることなく構造体の形成が可能になる。それ故、基板の選択の自由度を増し、安価な基板の使用を可能にすると共に、メッキのステップカバレージを利用し、段差の大きな構造体を作製することが可能となる。

【0016】より具体的には、ガラス基板は耐熱温度が500℃以下であり、プラスチック基板(樹脂基板)は耐熱温度が150℃程度である。このような安価な基板を使用することが可能となる。

【0017】このように、本実施の形態は下記の特徴を有する。

(イ) マイクロマシンの作製方法として、図5(c)に示すように、基板1の上に、導電性を有する犠牲層としての銅膜20を形成する工程と、図5(d)に示すように、Cu犠牲層20を含む基板1上に無電解メッキ法(無電解Ni-Pメッキ)によりアモルファス金属膜であるアモルファスNi-P膜8を堆積する工程と、Cu犠牲層20をエッチングにより除去して、図3に示すように、アモルファスNi-P膜8を梁構造にする工程と、を備えた。このように、無電解メッキを利用して、常温でCu犠牲層20上にアモルファスNi-P膜8を堆積することで、段差の大きい場所でも段切れすることなく、機械強度の優れた構造体を形成することができる。その結果、基板の選択の自由度を増し、安価な基板の使用を可能にするとともに、段差の大きな構造体の作製が可能となる。

【0018】なお、本発明のマイクロマシンの具体的用途として、微細な構造体を有する静電スイッチの他にも、アクチュエータ、センサなどを挙げることができる。また、アモルファス金属として、アモルファスNi-Pを用いたが、他のアモルファス金属、例えばNi-B等を使用してもよい。

【図面の簡単な説明】

【図1】 実施の形態における容量結合型静電スイッチの斜視図。

【図2】 容量結合型静電スイッチの平面図。

【図3】 図2のA-A線での縦断面図。

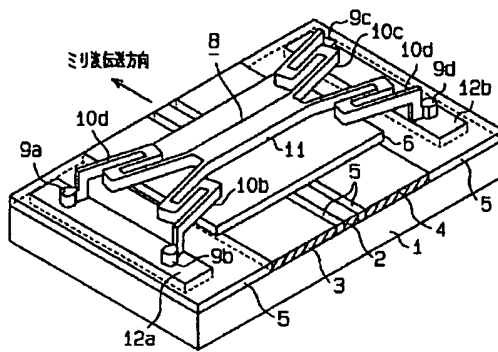
【図4】 静電スイッチの動作説明図。

【図5】 静電スイッチを作製する工程説明図。

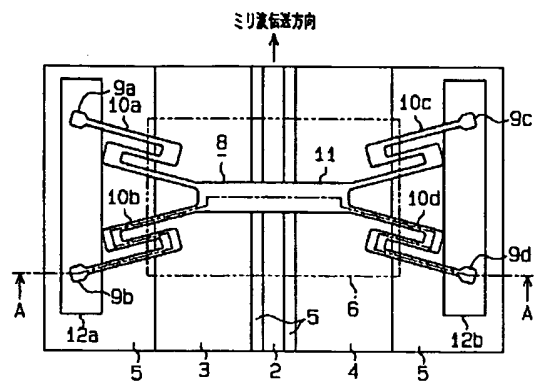
【符号の説明】

1…高抵抗シリコン基板、2、3、4…導体、5…絶縁層、6…絶縁層、7…空隙、8…スイッチ用導体、20…犠牲層となる銅膜。

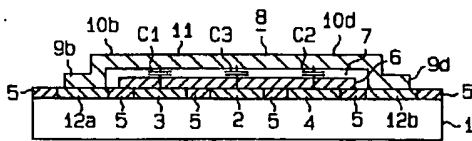
【図1】



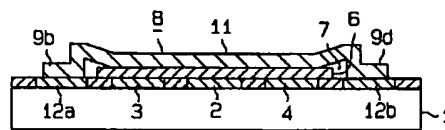
【図2】



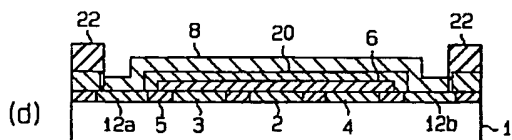
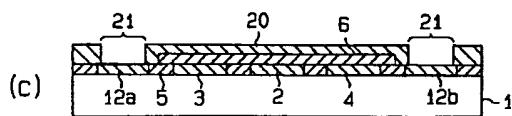
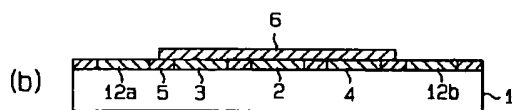
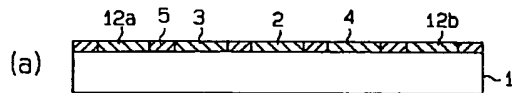
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 筈見 浩史

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

F ターム(参考) 4K022 AA02 AA31 AA41 BA04 BA14

BA16 BA35 CA28 DA01 EA03

EA04

4K057 WA12 WB03 WC05 WE08 WE23

WN01 WN06

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.